

Si 웨이퍼/솔더/유리기판의 무플럭스 접합에 관한 연구

박창배* · 홍순민** · 정재필* · N. N. Ekere*** · 강춘식** · 윤승욱****

*서울시립대학교 재료공학과

**서울대학교 재료공학부

***University of Salford, UK

****현대전자

A Study on the Fluxless Bonding of Si-wafer/Solder/Glass Substrate

Chang-Bae Park*, Soon-Min Hong**, Jae-Pil Jung*, N. N. Ekere***, Choon-Sik Kang**,
and Seung-Wook Yoon****

*Department of Materials Science & Engineering, University of Seoul, Seoul 130-743, Korea

**School of Materials Science and Eng., Seoul National University, Seoul 151-744, Korea

***Dept. of Aero-Mechanics, University of Salford, Salford M 5 4WT, UK

****Hyundai Electronics, Ichon 467-701, Korea

Abstract

UBM-coated Si-wafer was fluxlessly soldered with glass substrate in N_2 atmosphere using plasma cleaning method. The bulk Sn-37wt.%Pb solder was rolled to the sheet of $100\mu m$ thickness in order to bond a solder disk by fluxless 1st reflow process. The oxide layer on the solder surface was analysed by AES(Auger Electron Spectroscopy). Through rolling, the oxide layer on the solder surface became thin, and it was possible to bond a solder disk on the Si-wafer with fluxless process in N_2 gas. The Si-wafer with a solder disk was plasma-cleaned in order to remove oxide layer formed during 1st reflow and soldered to glass by 2nd reflow process without flux in N_2 atmosphere. The thickness of oxide layer decreased with increasing plasma power and cleaning time. The optimum plasma cleaning condition for soldering was 500W, 12min. The joint was sound and the thicknesses of intermetallic compounds were less than $1\mu m$.
(Received February 2, 2001)

Key Words : Fluxless soldering, Rolled solder, Plasma cleaning, Si-wafer, Oxide layer

1. 서 론

최근 전자 분야를 비롯한 전반적인 산업에서 환경에 대한 관심이 고조되고 있다. 전자산업의 공정 중에서 전자부품을 기판에 실장하는 솔더링에서는 환경 유해 물질인 플럭스(flux)를 사용한다. 플럭스는 솔더링 시에 솔더 표면의 산화막과 오염물을 제거하고 용융된 솔더의 재산화 방지를 목적으로 사용되는 화학약품을 말한다. 플럭스는 솔더링 후 접합부에 잔류물을 남기게 되는데, 잔류 플럭스는 접합부 및 모재의 부식을 유발하여 전자 패키지의 신뢰성에 큰 영향을 줄 수 있다¹⁾.

잔류 플럭스는 주로 chlorinated fluorocarbon(CFC), CFC-113과 같은 용매를 뿌리거나 용매에 담그는 방법을 사용하여 제거한다. 그러나 이러한 용매들은 오존층을 파괴시키는 등 환경에 악영향을 미친다²⁾. 또한, 전자부품이 미세해질수록 플럭스 잔류물을 제거하기 위한 세정액의 침투가 어려워지고, 광소자들의 경우 플럭스의 사용을 회피하기도 한다. 이러한 이유로 인하여 플럭스를 사용하지 않는 무플럭스 솔더링 기술의 개발이 필요하다. 현재 진행중인 무플럭스 솔더링의 방법으로는 플라즈마를 이용하여 솔더 표면의 산화막 및 오염물을 제거하는 plasma cleaning법³⁾, 환원성 가스를 사용하여 산화막을 제거하는 방법⁴⁾, 그

리고 레이저를 사용하는 솔더링 공정⁵⁾ 등 무플럭스 솔더링에 대한 연구가 활발하게 진행되고 있다.

본 연구에서는 액정소자의 구동칩 및 광전자 소자의 실장 그리고 MEMS(Micro Electronic Mechanical System)에 응용되는 Si 웨이퍼/솔더/유리기판 접합에 있어서 표면의 산화물과 오염물을 제거하기 위해 plasma cleaning을 이용하고, 재산화를 방지할 위한 N₂ 분위기 리플로우를 통한 무플럭스 솔더링에 대하여 연구하고자 하였다. 플라즈마의 출력과 시간을 공정변수로 하여, 식각된 솔더 표면의 산화막 두께를 비교하였다. 그리고 솔더의 재산화를 막기 위해 플라즈마 처리된 시편을 N₂ 분위기에서 솔더링하였다. 솔더링된 시편의 단면을 관찰하여, 플라즈마 처리 조건에 따른 솔더링성(solderability)을 고찰하였다.

2. 실험 방법

2.1 실험 재료

솔더링을 위한 기판은 P-type(100) Si 웨이퍼(열팽창계수: 2.8ppm/°C) 및 Si 웨이퍼와 열팽창률 차이가 작은 Schott 8330 유리기판(열팽창계수: 3.3ppm/°C)으로 하였다. Si 웨이퍼와 유리기판에 솔더의 젖음성을 높이기 위해 Au/Cu/Cr을 UBM(Under Bump Metallurgy)과 TSM(Top Surface Metallurgy)으로 각각 증착하였다. Si 웨이퍼 위에 UBM으로서 먼저 Cr을 접합층으로 700Å 증착하고, 5000Å의 Cu를 젖음층으로, 그리고 500Å의 Au를 Cu의 산화방지층으로 증착하였다. 유리 기판의 경우 Cr 700Å, Cu 3000Å, Au 700Å의 순서로 TSM을 증착하였다. 증착은 E-gun Evaporator를 사용하여 3.0×10⁻⁶ torr의 초기 진공하에서 금속층을 순차적으로 증착하였다. UBM과 TSM은 1cm×1cm의 판상으로 절단된 Si 웨이퍼상에 지름 6.5mm의 원형으로 증착하였다.

솔더로는 Sn-37Pb를 100µm 두께의 박판으로 압연한 것을 사용하였다. 압연된 솔더를 지름 6mm의 디스크 형태로 절단하였다. 압연 전·후의 솔더 표면의 산화막 두께를 살펴보기 위하여 AES(Auger Electron Spectrometer)를 사용하여 표면으로부터의 depth profile을 분석하였다.

2.2 실험 순서

Fig. 1에 리플로우 솔더링과 plasma cleaning 실험 방법을 도식적으로 나타내었다. UBM이 증착된 Si 웨이퍼 위에 솔더 디스크를 놓고 N₂ 분위기에서 1차

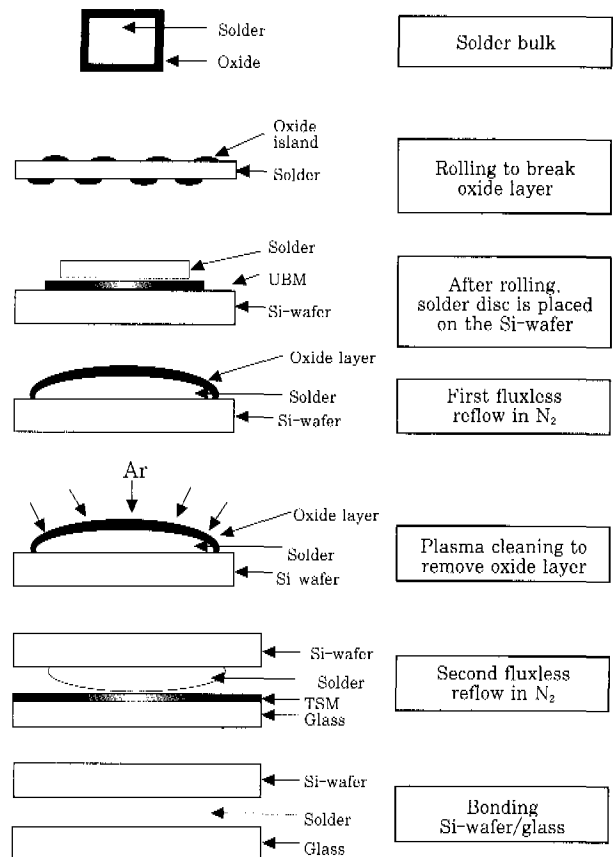


Fig. 1 Schematic illustration of experimental procedure

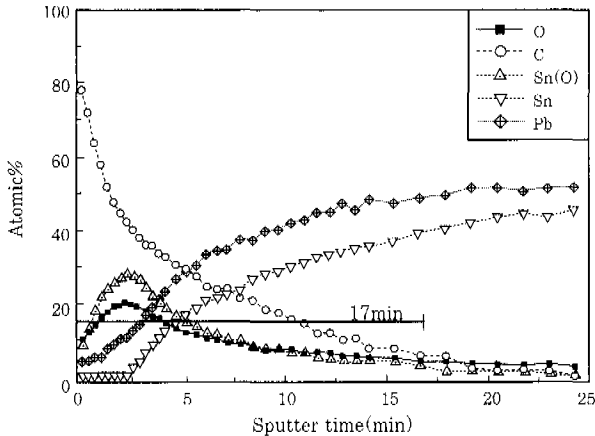
무플럭스 솔더링을 하였다. 리플로우 온도 profile은 평균 승온 속도를 분당 약 45°C로 하였으며, 리플로우 peak 온도를 230°C로 하였다. 솔더가 액상선 이상의 온도에서 머무르는 시간은 약 70~100초로 하였다. 1차 솔더링한 시편의 솔더링성을 평가하기 위해 접합부 단면을 SEM으로 관찰하여 젖음각을 조사하였다. 1차 리플로우 후 2차 리플로우를 목적으로, 솔더 표면의 오염물과 산화막을 제거하기 위하여 plasma cleaning 처리를 하였다. 사용된 장비는 RF plasma 장비로서, Ar 유량을 20psi로 하였다. Plasma의 시간과 출력에 따라 식각되는 솔더의 산화막을 측정하기 위해, 플라즈마 출력을 각각 200~600W, 그리고 시간을 1~12분으로 변화시키면서 cleaning을 하였다. Plasma cleaning 후 산소의 depth profile을 측정하여, plasma cleaning 변수에 따른 산화막 두께의 변화를 관찰하였다. 또한 plasma cleaning이 Si 웨이퍼/유리의 접합성에 미치는 영향을 관찰하기 위하여, 1차 리플로우된 Si 웨이퍼를 출력 500W에서 4~12분 동안 각각 plasma cleaning한 다음, 시편을 유리기판 위에 두고 2차 무플럭스 리플로우 솔더링을 하였다. 2차 리플로우는 1차와 동일한 온도 profile에서

실시하였다. 2차 솔더링 후에 각 플라즈마 조건에 따른 접합율과 단면 조직을 관찰하였다. SEM을 이용하여 솔더링된 시편의 단면을 관찰하였으며 EDS를 이용하여 금속간 화합물의 성분을 분석하였다.

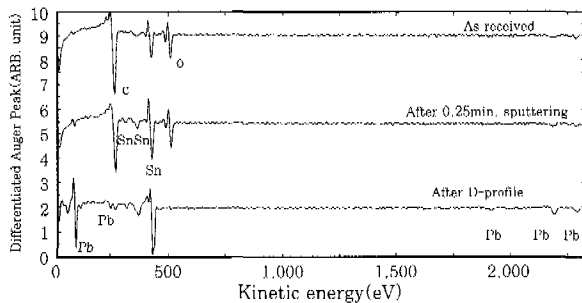
3. 실험 결과 및 고찰

3.1 압연된 솔더를 이용한 1차 무플럭스 솔더링

Fig. 2는 AES를 이용하여 압연 전의 Sn-37Pb 표면으로부터 depth profile을 측정 한 것이다. Fig. 2(a)는 SiO₂ 기준으로 55Å/min의 속도로 식각하면서 산소와 그 외 원소들에 대해 원자분율을 측정 한 것이다. 산소의 원자분율은 식각 시간에 따라 증가하였다가 감소하였으며 17분 후에는 약 3.5at%로 나타났고, 그 이후에는 거의 변화가 없었다. 이러한 depth profile의 결과는 식각 초기에 유기물들이 솔더 산화막의 표면을 덮고 있기 때문에 탄소의 비율이 높고 유기물층이 sputtering되면 점차 탄소 성분이 감소하고 산화막이 드러나 산소 성분과 Sn(O) 성분이 증가하다가 산화막층도 sputtering된 후 솔더 bulk가 드러나 Sn-Pb 솔더의 성분인 Sn과 Pb의 농도가 증가하는 것이다.



(a) Atomic percentage of the elements with sputtering time



(b) Differentiated Auger spectrum of the elements

Fig. 2 AES depth profile of the Sn-37wt%Pb solder before rolling

Fig. 2(b)는 AES 분석시 처음과 그리고 17분을 전후해서 나타나는 O-peak을 비교한 것이다. 이 그림에서 보듯이 17분 후에는 O-peak이 검출되지 않음을 알 수 있다. 이것은 AES의 식각을 통해 표면의 산화막을 제거하는데 약 17분이 소요된다는 것을 의미한다.

Fig. 3은 Sn-37Pb 솔더를 100μm로 압연 후의 depth profile을 보인 것이다. Fig. 3에서 산소의 양은 시간 경과에 따라 감소하다가 약 5분 후 4at%로 나타났으며 그 후에는 변화가 없었다. Fig. 2와 3에 나타난 결과를 비교해 볼 때, 압연을 통해 솔더표면의 산화막 두께가 얇아진 것을 확인할 수 있다.

Sn계 솔더 산화막은 주로 SnO와 SnO₂로 구성되어 있다⁷⁾. 이러한 산화막은 Sn계 솔더에 비해 취성이 있고 연신율이 낮으므로 압연할 때 Fig. 1과 같이 작은 조각으로 깨어질 것으로 사료된다. 한편, 압연에 의해 대기에 노출된 새로운 Sn-37Pb 솔더 표면은 1초 이내에 약 3nm의 자연산화막이 생성된다^{7,8)}. 따라서, 압연 후 자연 산화막이 재생성되지만, 압연을 통해 초기 상태의 Sn-37Pb 표면의 두꺼운 산화막이 깨어지므로 전체적인 산화막의 두께는 감소된다고 판단된다.

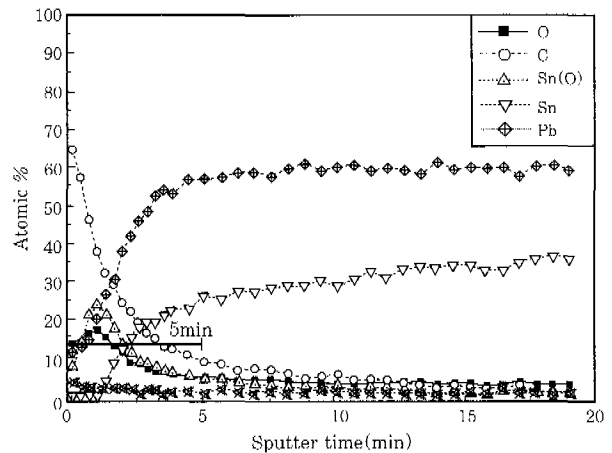


Fig. 3 AES depth profile of the Sn-37wt%Pb solder after rolling

Fig. 4는 압연된 Sn-37Pb 솔더를 사용하여 N₂ 분위기 하에서 Si 웨이퍼위에 무플럭스 솔더링한 것이다. Au/Cu/Cr이 증착된 Si 웨이퍼에 Sn-37Pb가 양호하게 젖어 있는 것을 관찰할 수 있다. 하지만 솔더와 UBM의 계면에서 기공(pore)이 발생함을 관찰할 수 있으며 이것은 압연된 SnPb 솔더의 미세 균열에 윤활유가 침투하여 세정시에 완전히 제거되지 못하고 reflow시에 기화되어 발생한 것이라고 추측된다. 젖음각은 약 9~10°로, 이것은 기존에 보고된 플럭스를 사용한 경우의 젖음각(10~12°)^{9,10)}과 비슷한 결과를 나타낸다. 이로부터, 압연된 솔더를 사용하여 N₂ 분위기



Fig. 4 Wetted state of rolled Sn-37wt%Pb solder after fluxless 1st reflow at 230°C

하에서 무플럭스 솔더링이 가능함을 예측할 수 있다.

3.2 2차 리플로우 전의 plasma cleaning처리

1차 리플로우 때 솔더가 용융되는 과정에서 솔더의 표면에 산화막이 재생성될 것으로 믿어진다. 1차 리플로우에서 생성된 솔더의 산화막을 제거하기 위해 솔더의 표면을 plasma cleaning하였다. Fig. 5(a)는 출력 200W에서 1분동안 plasma cleaning한 Sn-37Pb 시편의 표면을 AES로 분석한 것이다. AES는 SiO₂ 기준으로 55Å/min의 속도로 식각하면서 측정하였다. 식각시간이 증가함에 따라 산소의 양은 점차 감소하였고, 약 6분 후에는 더 이상 감소하지 않았다. 400W에서 10분 동안 plasma cleaning 처리를 한 Sn-37Pb 솔더의 경우에는 약 4.5분 후에 산소량의 감소가 정지하여 그대로 유지되었다(Fig. 5(b)).

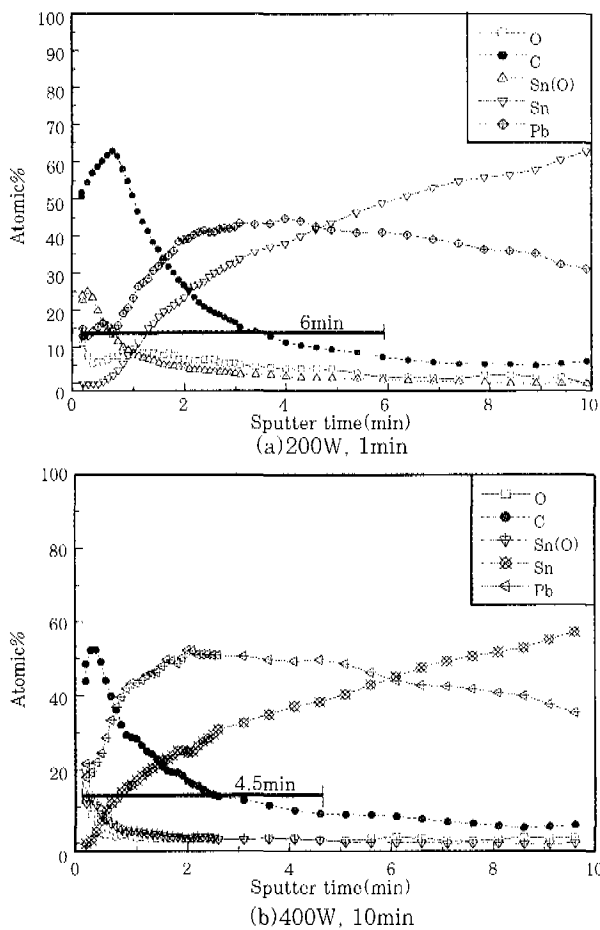


Fig. 5 AES depth profile of the Sn-37wt%Pb solder after plasma cleaning

즉, 높은 출력과 긴 시간의 plasma cleaning은 산화막을 제거하는데 보다 효과적이라는 사실을 알 수 있었다. Fig. 6에는 Ar으로 솔더표면을 식각함에 따라 검출되는 원소를 분석하여, 산화막층에서 금속층으로 전이되는 시간을 표시한 것이다. 즉, AES를 이용한 depth profile 분석에서 Sn의 산화물 peak에서 Sn의

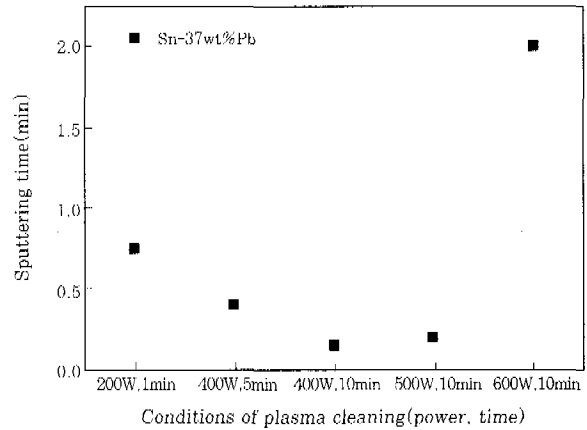
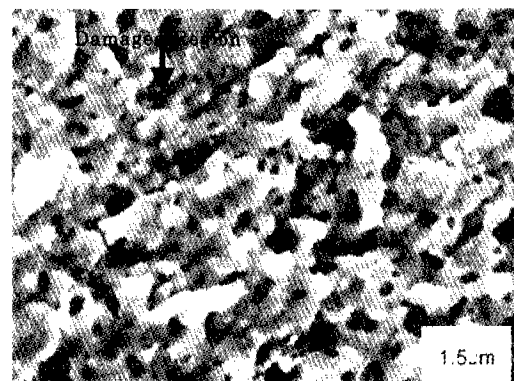
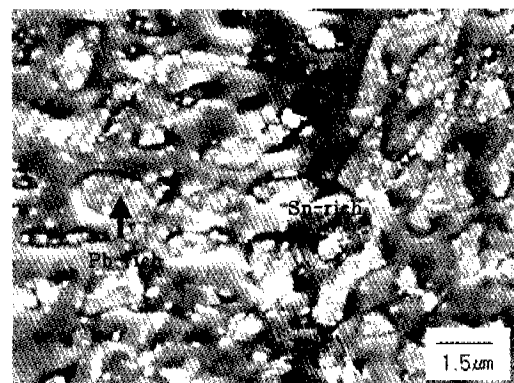


Fig. 6 Relation between sputtering time for Sn(O)→Sn transition time by AES and plasma cleaning condition for Sn-37wt%Pb solder surface



(a)damaged surface at 600W for 10min



(b)normal surface at 400W for 5min

Fig. 7 Damaged and normal surface of Sn-37wt%Pb after plasma cleaning

peak로 전이되는 시점까지의 스퍼터링 시간을 솔더의 plasma cleaning 조건에 대하여 도시한 것이다. Fig. 8에서 보듯이 산화막층에서 금속층으로 전이되는 시간은 출력과 시간증가에 따라 감소하였다. 이것은 높은 출력과 긴 시간의 plasma는 산화막을 제거하는데 더 효과적이라는 것을 말해주고 있다. 그러나, 플라즈마 출력 600W, 시간 10분으로 plasma cleaning을 하였을 때에는, Fig. 7(a)와 같이 솔더 표면에 손상이 나타났으며, Fig. 6에서 보듯이 AES의 산화막층에서 금속층으로 전이되는 시간은 크게 증가한 것으로 나타났다. 즉 솔더의 표면이 plasma cleaning 과정 중 손상되어 표면 조도가 증가하면서 표면적이 증가하고, 표면적 증가에 의해 산화물 제거에 더 많은 시간이 소요된 것이 AES분석에 반영된 것으로 사료된다. Fig. 7(a)의 손상된 표면은 Fig. 7(b)의 400W-5분으로 plasma cleaning 처리한 정상적인 시편의 표면과 명확히 구분된다.

3.3 Si 웨이퍼와 유리기판의 무플럭스 2차 리플로우 솔더링

Plasma cleaning된 솔더 범프가 부착된 Si 웨이퍼를 플럭스를 사용하지 않고 N₂분위기에서 유리기판에 솔더링하였다. Fig. 8은 plasma cleaning 조건에 따라 유리기판에 무플럭스 솔더링되는 접합율을 나타내었다. 솔더와 유리기판의 계면을 관찰하여 접합부의 비율이 70%이상인 시편을 성공적으로 솔더링이 이루어진 시편으로 판단하였다. 접합율은 500W에서 6~12분까지 plasma cleaning 시간에 따라 증가하였다. 시간에 따라 증가하는 접합비율은 Sn-37Pb의 경우 12분에서 90%가 되었다. 즉, plasma처리시간에 따라 산화막의 식각 두께도 비례하여 증가하며 따라서 솔더링성도 증가함을 알 수 있다.

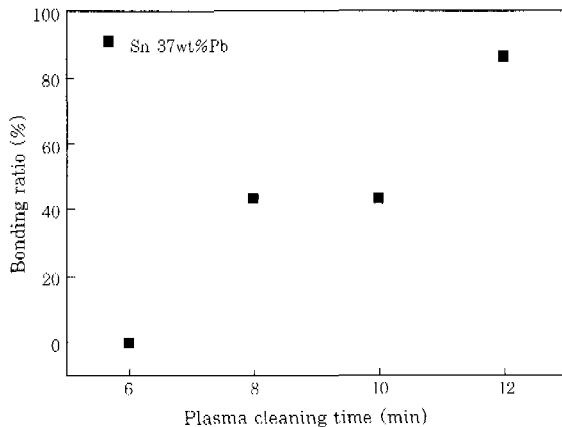


Fig. 8 Relation between bonding ratio (%) and plasma cleaning time at 500W

Fig. 9은 500W에서 12분 동안 plasma 처리된 Sn-37Pb 솔더를 이용하여 Si 웨이퍼와 유리를 접합한 단면을 보인 것이다. Fig. 11에서 솔더는 유리기판에 플럭스 없이 양호하게 접합되었다는 것을 보이고 있다. Si-wafer와 솔더의 계면에는 기공(pore)이 발생하였음을 관찰할 수 있으나 plasma cleaning 처리를 한후 접합된 유리와 솔더의 계면에는 기공이 거의 발생하지 않았음을 알 수 있다. Fig. 10는 Sn-37Pb를 500W, 12분 동안 plasma 처리한 후 유리기판에 2차 리플로우한 접합부의 계면을 나타낸 것이다. 유리기판과 솔더사이의 계면을 따라 둥근 형태를 갖는 Cu₆Sn₅^{11,12)}가 불연속적으로 나타나고 있다. 솔더링하는 과정에서 Cu의 두께가 감소하면서 Sn은 Cu와 반응하여 Cu₆Sn₅ 중간화합물을 형성한다. Kim 등¹³⁾에 의하면 60초 동안의 솔더링 후, 소모된 Cu의 두께는 220℃, 240℃에서 각각 0.47, 0.68μm이며, 소모되는 정도는 시간에 따라 증가한다고 한다. 본 연구의 리플로우시간은 70~100초였으며, 유리기판에 증착된 Cu의 두께는 0.3μm이다.

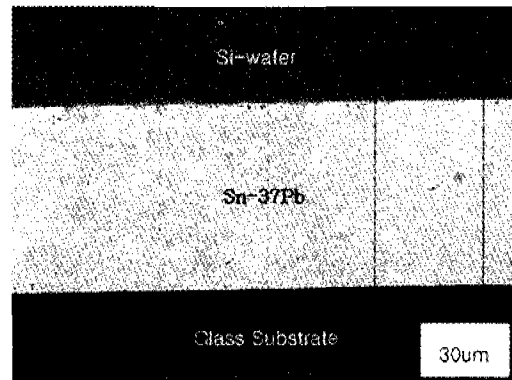


Fig. 9 Solder joint of Si-wafer and glass substrate (plasma-cleaned at 500W for 12min)

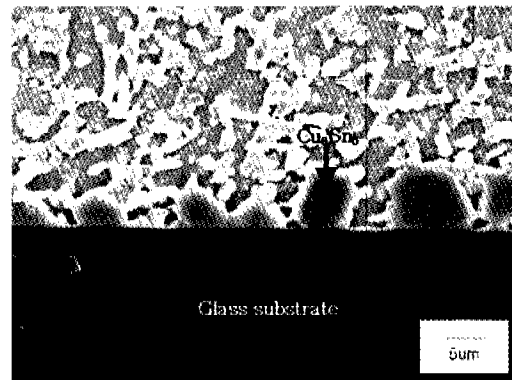


Fig. 10 Intermetallic compound formed at the interface between Sn-37wt%Pb and glass after 2nd reflow at 230°C (plasma-cleaned at 500W for 10min)

따라서 거의 전부의 Cu가 솔더와 반응한 것으로 사료되며, Cu가 충분하지 못하였기 때문에 Cu_6Sn_5 가 불연속으로 나타난 것으로 판단된다.

4. 결 론

Si 웨이퍼와 유기기판의 무플럭스 솔더링을 위해, Sn-37wt%Pb 솔더 표면의 산화막을 제거할 목적으로 압연법과 plasma cleaning 법을 사용하였다. 이러한 방법을 이용하여 솔더 표면의 산화막을 제거할 수 있었으며, Si 웨이퍼와 유기기판을 N_2 분위기하에서 플럭스를 사용하지 않고 솔더링할 수 있었다. 실험 결과를 요약하면 다음과 같다.

- (1) 솔더 bulk를 100 μ m 두께로 압연하였을 때, 압연된 솔더 표면의 산화막 두께가 감소하였다.
- (2) 압연된 솔더를 Si 웨이퍼 위에 두고 N_2 분위기 하에서 무플럭스 솔더링 하였을 때, 솔더의 젖음각은 9 $^{\circ}$ ~10 $^{\circ}$ 로 우수한 젖음성을 나타내었다.
- (3) Ar 플라즈마 클리닝시에 플라즈마내의 출력이 크고 cleaning 시간이 길어질수록, 솔더 범프 표면의 산화막을 제거하는데 효과적이었다. 그러나 plasma의 출력 600W에서 10min동안 cleaning 처리를 하였을 경우에는 Sn-37Pb 솔더 표면이 손상되었다.
- (4) 플라즈마 출력 500W에서 plasma cleaning 처리 시간이 증가할수록 N_2 분위기 하에서 무플럭스 솔더링시의 접합성이 향상되었다. 500W에서 12min동안 plasma cleaning을 하였을 경우, 90%의 접합율을 얻을 수 있었다.

후 기

본 연구는 1999년도 과학기술부의 한영공동 연구비 지원 하에 수행되었으며 이에 감사드립니다.

참 고 문 헌

1. M. Bixenaman and E. Miller : Pro. 5th Int. Joint Symp. on Microelec. & Packaging, IMAPS-KOREA and IEEE-CPMT, Seoul, Korea(2000), 45
2. M. J. Molina, and F. S. Rowland : Nature, No. 249, (1974), 810
3. Masahiko et al : Proc. of Electronic Components and Technology Conference(1999), 408-414
4. W. Lin and Y. C. Lee : IEEE Transactions on Advanced Packaging, Vol. 22, No. 4(1999), 592-601
5. W. Moeller and D. Knoedler : Verbindungstechnik in der Elekttronik, March(1992), 14-18
6. S. M. Ilong, J. Y. Park, C. H. Park, J. P. Jung, and C. S. Kang : A study on the wetting properties of UBM-coated Si-wafer, Jour. of Microelec. & Packaging Soc. Vol. 7, No. 2(2000), 55-62
7. J. F. Kuhmann et al. : Oxidation and reduction of liquid SnPb(60/40) under Ambient and Vacuum Conditions, J. Electrochem. Soc., Vol. 145, No. 6 (1998), 2138-2142
8. T. Nishikawa, et al : Fluxless soldering process technology, IEEE(1994), 286-292
9. H. K. Kim, Y. Wang, and A. Maheshwari, and K. N. Tu : Wetting behaviors of Sn-based solders on Cu and Pd surfaces, Mat. Res. Soc. Proc., Vol. 390(1995), 183-188
10. C. C. Tu and M. E. Natishan : Wettability test method for surface mount technology assessment, Soldering & surface mount technology, Vol. 12, No. 12(2000), 10-15
11. C. Y. Liu and K. N. Tu : Morphology of wetting of SnPb alloys on Cu as a function of alloy composition, J. Mater. Res. vol. 13(1998) 37
12. D. W. Zheng et. al. : In situ scanning electron microscopy study of eutectic SnPb and Pure Sn wetting on Au/Cu/Cr multilayered thin films, J. Mater. Res. Vol. 14(1999), 745
13. H. K. Kim, K. N. Tu : Rate of consumption of Cu in soldering accompanied by ripening, Appl. Phys. Lett. Vol. 67 No. 14(2000), 2002-2004